

X線トポグラフ法によるLSIパッケージ内部の歪評価

(株)富士通研究所 野村健二

nomura.kenji@jp.fujitsu.com

半導体デバイスの製造工程において、LSI パッケージの封止後に素子不良が発生することがあり、開発の遅れの一因となっている。最近の半導体デバイスに使用される電子材料は、歪の影響を受けやすい材料が増えていることから、LSI の封止工程後の素子不良の原因として、チップの歪の影響が考えられている。今回、高エネルギーX線(20keV)を用いてLSI パッケージを透過させ、内部のSiチップのトポグラフ測定から、非破壊で結晶格子の歪分布を評価する技術を開発した。高角で面直のSi (12 0 0)回折ピークを用いたトポグラフの測定例を図1に示す。ロッキングカーブのピーク角度を中心として、 $\pm 0.24^\circ$ の角度範囲を 0.03° ごとに積分しながら測定を行った。図2は、図1より得られた、結晶方位ずれの試料内分布である。図中の濃淡は、各々、正方向および負方向の結晶方位のずれを示す。 $=0^\circ$ と 90° で上記の測定を行い、得られたデータを解析することで、LSI チップにおける結晶格子の2次元歪分布評価が可能となった。

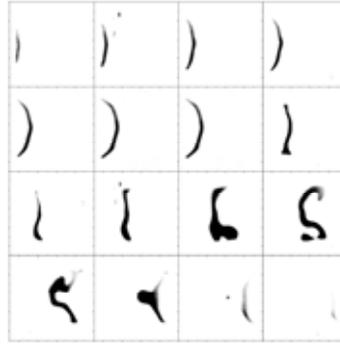


図1

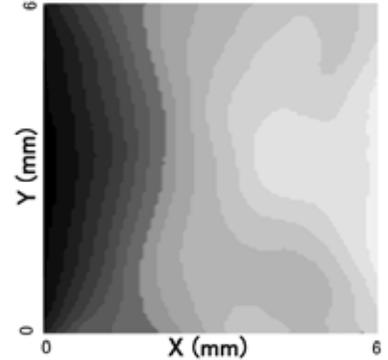


図2

X線トポグラフ法による LSIパッケージ内部の歪評価

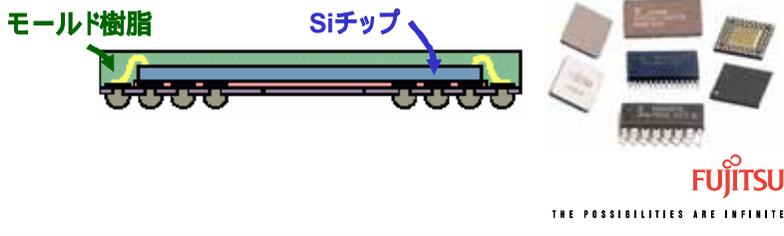
(株)富士通研究所 野村健二、淡路直樹

FUJITSU

THE POSSIBILITIES ARE INFINITE

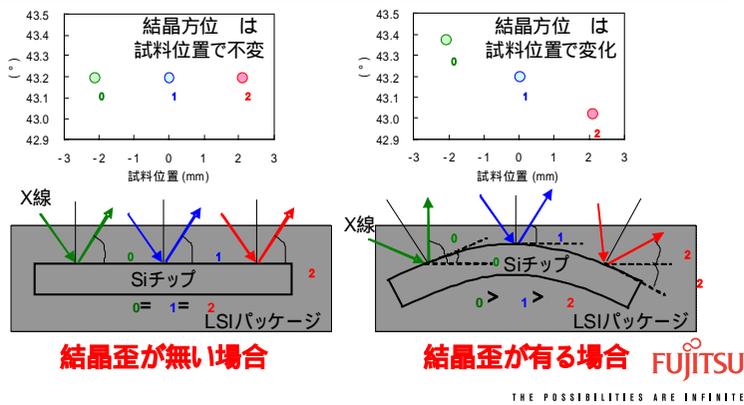
はじめに

LSIパッケージの封止後に発生する素子不良の一因として、チップの歪の影響が考えられている。LSIパッケージ内部のSiチップの歪・形状を評価する目的で、透過X線トポグラフィ法を開発した。



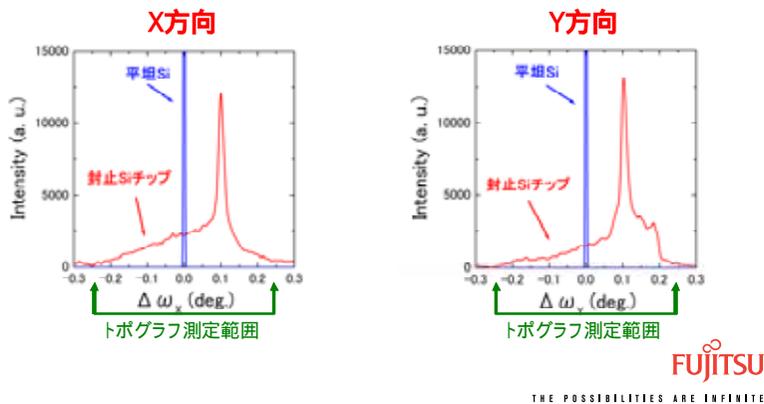
Siチップの結晶面傾き測定の実理

X線回折を用いて、Siチップの面内2方向における結晶面傾きの試料内分布を測定し、チップの曲率から歪分布および形状を算出



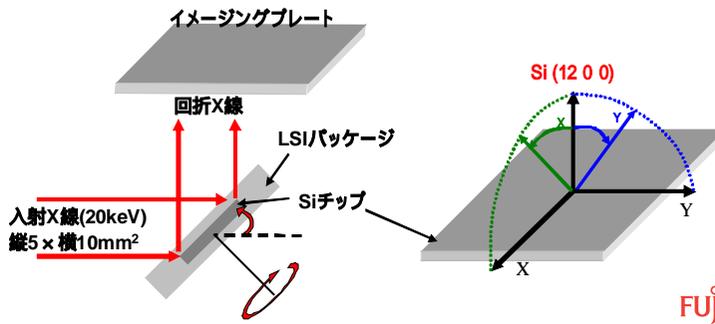
平坦Siと封止Siチップの比較

封止チップでは歪により回折幅が広がる



透過X線トポグラフ測定配置

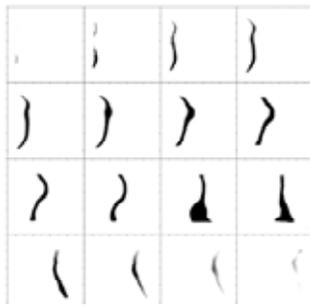
試料2方向からの結晶面の傾きの面内分布を測定



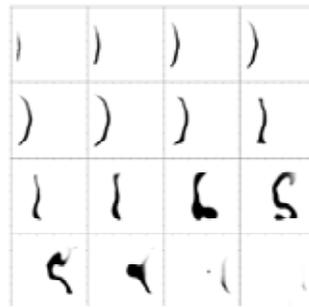
測定結果

傾き $\pm 0.24^\circ$ の角度範囲を0.03° 間隔で測定したX線トポグラフ像

X方向



Y方向

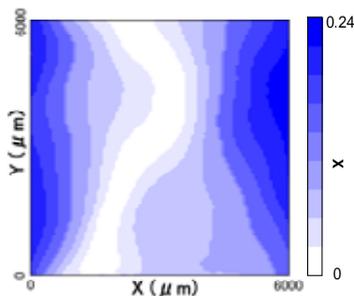


FUJITSU

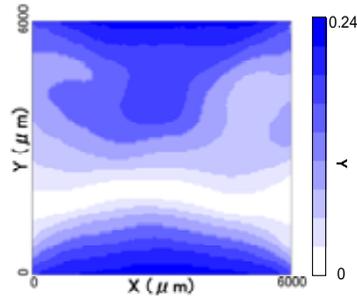
THE POSSIBILITIES ARE INFINITE

面傾きの試料内分布

xの分布



yの分布

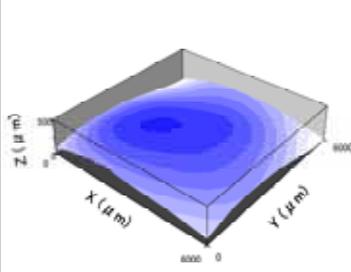


FUJITSU

THE POSSIBILITIES ARE INFINITE

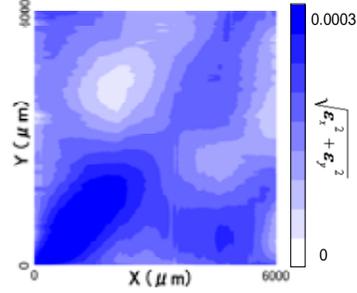
チップの形状および歪分布

チップ形状



$$\Delta Z = \frac{\Delta \omega_x \Delta X}{2}$$

歪分布



$$\epsilon_x = -\frac{t}{R_x}$$
$$\frac{1}{R_x} = \frac{\Delta \omega_x}{\Delta X}$$

R_x : 曲率半径, t : チップ厚 **FUJITSU**
THE POSSIBILITIES ARE INFINITE

【まとめ】

- SPring-8 BL16B2の高エネルギーX線を用いた透過X線トポグラフ法を開発し、LSIパッケージ内部のSiチップの歪分布および形状を測定した
- 本方法を実試料に適用し、Siチップの2次元歪分布および形状を得ることができた

FUJITSU

THE POSSIBILITIES ARE INFINITE